

(19) 日本国特許庁(JP)

## (12) 公表特許公報(A)

(11) 特許出願公表番号

特表2004-521476

(P2004-521476A)

(43) 公表日 平成16年7月15日(2004.7.15)

(51) Int.C1.<sup>7</sup>

HO1L 21/316  
HO1L 21/8242  
HO1L 27/105  
HO1L 27/108

F1

HO1L 21/316 A  
HO1L 27/10 651  
HO1L 27/10 444C

テーマコード(参考)

5FO58  
5FO83

審査請求 未請求 予備審査請求 有 (全 45 頁)

|               |   |           |  |
|---------------|---|-----------|--|
| (21) 出願番号     | 特願2001-581335 (P2001-581335)  | (71) 出願人  | 500359833<br>エビオン コーポレイション<br>アメリカ合衆国 マサチューセッツ州 ビ<br>ルリカ マニング ロード 37               |
| (86) (22) 出願日 | 平成13年2月8日 (2001.2.8)  | (74) 代理人  | 100083932<br>弁理士 廣江 武典   |
| (85) 翻訳文提出日   | 平成14年11月1日 (2002.11.1)  | (74) 代理人  | 100121429<br>弁理士 宇野 健一   |
| (86) 國際出願番号   | PCT/US2001/004026   | (72) 発明者  | フェナー, テイビッド, ピー.<br>アメリカ合衆国 マサチューセッツ州 O<br>1821 ビルリカ マニング ロード<br>37 エビオン コーポレイション  |
| (87) 國際公開番号   | W02001/084612   | F ターム(参考) | 5F058 BA11 BC03 BE03 BE10 BF76<br>5F083 AD21 GA27 JA02 JA06 JA12<br>JA14 JA15 PR22 |
| (87) 國際公開日    | 平成13年11月8日 (2001.11.8)  |           |  |
| (31) 優先権主張番号  | 09/563,035  |           |  |
| (32) 優先日      | 平成12年5月1日 (2000.5.1)  |           |  |
| (33) 優先権主張国   | 米国(US)  |           |  |
| (81) 指定国      | EP(AT, BE, CH, CY, DE, DK, ES, FI, FR,<br>GB, GR, IE, IT, LU, MC, NL, PT, SE, TR), JP |           |  |

(54) 【発明の名称】ガスークラスターイオンービーム加工によるフィルム蒸着用の界面制御

## (57) 【要約】

表面結合の末端化および引き続いての反応性蒸着によって天然酸化物が無くなったシリコンウェハー上に薄いフィルムをガスークラスターイオンービーム蒸着する方法が開示される。シリコンの表面の水素末端化は、それを、フィルムを蒸着するのに用いるものごとき、酸素-含有環境ガス、真空系に残留するガスさえからの再酸化に対して不活性とする。窒素末端化は、上に存在する金属-酸化物の薄いフィルムでもって界面を改良する。該フィルムはシリコン結晶表面と親密に接触させて形成され、ほとんど理想的な界面を形成する。

**【特許請求の範囲】****【請求項 1】**

半導体の表面から酸化物を除去し；  
 半導体の表面を水素末端とし；  
 半導体を真空環境に置き；  
 半導体の表面から揮発性物質を脱着させ；  
 半導体の表面をガスークラスターイオンで衝撃して、該水素を除去し；次いで、  
 半導体の表面にフィルムを形成する；  
 工程を含むことを特徴とする半導体上へフィルムを蒸着する方法。

**【請求項 2】**

該酸化物が酸化物フィルムの形態であることを特徴とする請求項 1 記載の方法。 10

**【請求項 3】**

該酸化物フィルムが天然酸化物フィルムであることを特徴とする請求項 2 記載の方法。

**【請求項 4】**

該除去工程を H F 溶液で行うこととする請求項 1 記載の方法。

**【請求項 5】**

該水素末端化工程を H F 溶液で行うこととする請求項 1 記載の方法。

**【請求項 6】**

該脱着を、半導体を加熱することによって行う請求項 1 記載の方法。

**【請求項 7】**

該加熱を約 200℃ から 400℃ の間の温度で行う請求項 6 記載の方法。 20

**【請求項 8】**

半導体がシリコンウエハーであることを特徴とする請求項 1 記載の方法。

**【請求項 9】**

ガスークラスターイオンが反応性であることを特徴とする請求項 1 記載の方法。

**【請求項 10】**

半導体の表面に形成されたフィルムが誘電性フィルムであることを特徴とする請求項 1 記載の方法。

**【請求項 11】**

さらに、半導体の表面の該フィルム上に金属フィルムを蒸着させて、M I S キャパシターを形成する方法を含むことを特徴とする請求項 1 記載の方法。 30

**【請求項 12】**

半導体を真空環境に置き；  
 半導体の表面から揮発性物質を脱着させ；  
 半導体の表面から酸化物を除去し；  
 半導体の表面を末端化し；次いで、  
 半導体の表面にフィルムを形成する；  
 工程を含むことを特徴とする半導体上にフィルムを蒸着する方法。

**【請求項 13】**

該酸化物の除去を、該酸化物をガスークラスターイオンで衝撃することによって行うこととする請求項 12 記載の方法。 40

**【請求項 14】**

該ガスークラスターイオンが不活性であることを特徴とする請求項 13 記載の方法。

**【請求項 15】**

該不活性なガスークラスターイオンがアルゴンガスークラスターイオンであることを特徴とする請求項 14 記載の方法。

**【請求項 16】**

該脱着を、半導体を加熱することによって行うこととする請求項 12 記載の方法。

**【請求項 17】**

該加熱を、約 200℃ から 400℃ の間の温度で行うこととする請求項 16 記載の 50

方法。

【請求項 18】

半導体がシリコンウエハーを含むことを特徴とする請求項 12 記載の方法。

【請求項 19】

該末端化工程を、半導体の表面をガスークラスターイオンで衝撃することによって行うことと特徴とする請求項 12 記載の方法。

【請求項 20】

該ガスークラスターイオンが窒素ガスークラスターイオンを含むことを特徴とする請求項 19 記載の方法。

【請求項 21】

半導体の表面に該フィルムを形成する工程を、半導体の表面をガスークラスターイオンで衝撃することによって行うことと特徴とする請求項 12 記載の方法。

【請求項 22】

該ガスークラスターイオンが窒素ガスークラスターイオンを含むことを特徴とする請求項 21 記載の方法。

【請求項 23】

該末端化工程を、半導体の表面を窒素ガスークラスターイオンで衝撃することによって行うことと特徴とする請求項 14 記載の方法。

【請求項 24】

酸化物を除去し、表面を末端化する工程を少なくとももう 1 回繰り返すことを特徴とする請求項 23 記載の方法。

【請求項 25】

さらに、半導体の表面の該フィルム上に金属フィルムを蒸着して、MIS キャパシターを形成する工程を含むことを特徴とする請求項 12 記載の方法。

【請求項 26】

さらに、半導体の表面の該フィルム上に金属フィルムを蒸着して、MIS キャパシターを形成する工程を含むことを特徴とする請求項 24 記載の方法。

【請求項 27】

半導体の表面に形成されたフィルムが誘電性フィルムを含むことを特徴とする請求項 12 記載の方法。

【請求項 28】

半導体を真空環境に置き；

半導体の表面から揮発性物質を脱着させ；

半導体の表面から酸化物を除去し；次いで、

半導体の表面にフィルムを形成する；

工程を含むことを特徴とする半導体上にフィルムを蒸着することを特徴とする方法。

【請求項 29】

該酸化物の除去を、該酸化物をガスークラスターイオンで衝撃することによって行うことと特徴とする請求項 28 記載の方法。

【請求項 30】

該ガスークラスターイオンが不活性であることを特徴とする請求項 29 記載の方法。

【請求項 31】

該脱着を、半導体を加熱することによって行うことと特徴とする請求項 28 記載の方法。

【請求項 32】

該加熱を、約 200℃ から 400℃ の間の温度で行うことと特徴とする請求項 31 記載の方法。

【請求項 33】

半導体がシリコンウエハーを含むことを特徴とする請求項 28 記載の方法。

【請求項 34】

実質的に同時に予め選択された物質を蒸着しつつ、半導体の表面をガスークラスターイオ

ンで衝撃することによって、半導体の表面に該フィルムを形成する工程を行うことを特徴とする請求項 28 記載の方法。

**【請求項 35】**

該予め選択された材料が、元素 Zr、Hf、Mg、Ti および Y よりなる群から選択されることを特徴とする請求項 34 記載の方法。

**【請求項 36】**

該ガスークラスターイオンが反応性であることを特徴とする請求項 34 記載の方法。

**【請求項 37】**

該予め選択された材料が気化された金属であることを特徴とする請求項 34 記載の方法。

**【請求項 38】**

さらに、半導体の表面の該フィルム上に金属フィルムを蒸着させて、MIS キャパシターを形成する工程を含むことを特徴とする請求項 28 記載の方法。

**【請求項 39】**

半導体の表面に形成されたフィルムが誘電性フィルムであることを特徴とする請求項 28 記載の方法。

**【発明の詳細な説明】**

**【0001】**

(発明の背景)

本発明は、一般に、薄いフィルムの形成、さらに詳しくは、天然酸化物が無くされた表面にガスークラスターイオンービーム (G C I B) によって薄い誘電性フィルムを形成して、高品質の界面層およびフィルムを保障することに関する。 20

**【0002】**

種々の材料の表面のエッティング、クリーニングおよび平滑化のための G C I B の使用は、当該分野で知られている（例えば、米国特許第 5, 814, 194 号, Deguchi et al., [Substrate Surface Treatment Method], 1998 年参照）。そのような G C I B の創製および加速のための手段も Deguchi の文献に記載されている。また、クラスターイオン中の原子は、表面をかなり貫いて、典型的には、個々のイオンが数千エレクトロンボルトのオーダーのエネルギーを有することができる他のタイプのイオンビーム加工に伴う残存表面損傷を引き起こすのに個々にはエネルギー的には十分ではない（数千エレクトロンボルトのオーダー）ことも知られている（米国特許第 5, 459, 326 号, Yamada, [Method for Surface Treatment with Extra-Low-Speed Ion Beam], 1995 年）。それにも拘わらず、クラスターイオンそれ自体は、（「Cluster ion beam processing」, Matl. Science in Semiconductor Processing I, (1998 年) pp 27-41において） Yamada & Matsuo によって示されているごとく、表面を効果的にエッティングし、平滑化または洗浄するのに十分なエネルギーとすることができる（数千エレクトロンボルト）。 30

**【0003】**

高密度メモリーおよびマイクロプロセッサチップの心臓は、シリコン結晶ウエハーの表面に形成された電気的に絶縁性の材料の非常に薄いフィルムである。ゲート誘電体というこの絶縁体は、非常に高い電場を保持しなければならず、かつ電荷の貯蔵において鍵となる構成要素として効果的に働くなければならない。従って、導体フィルム（必ずしも真の金属ではない）を誘電体の頂部に形成しなければならない。これらのいわゆる金属／絶縁体／シリコン (MIS) 層の構造、すなわち、ビット貯蔵または「メモリー」および論理トランジスターから 2 つの基本的なタイプのマイクロエレクトロニクデバイスが製造される。単一のシリコンウエハー上の多くのビット一貯蔵ユニットのアセンブリーを用いて、動的ランダムーアクセスマモリー (DRAM) 集積回路を製造し、他方、多くの論理トランジスターのアセンブリーを用いて、マイクロプロセッサを製造する。チップ産業がチップ上により密にパッキングされたより小さな回路エレメントに向かうにつれ、チップ上の 40

各電荷一貯蔵回路に貢献する領域はより小さいのみならず、少なくとも同一量の電荷を貯蔵することが要求される。2つのアプローチが可能であり、まず、ゲート誘電性のフィルムの厚みを減少させることができ、第2に、その誘電定数と呼ばれるその絶縁体の固有の貯蔵能力を、新しい種類の材料を選択することによって増大させることができる。現在までに、チップ産業は誘電体として酸化ケイ素（シリカまたは単に「酸化物」という名目上の $\text{SiO}_2$ ）をこれまで用いており、より薄い酸化物フィルムで各チップの生産を行うのに成功した。絶縁体がこの酸化物である場合、シリコン上の、酸化物フィルム上の導体（金属またはポリシリコン）フィルムよりなる構造は、ほとんどの半導体産業製品の基本的な形成ブロックユニットとして使用される金属／酸化物／シリコン（MOS）構造である。しかしながら、MOSにおける酸化物フィルムの厚みを減少させ続ける傾向が、それが基 10 本的物理的限界に近づくにつれ、可能性がなくなることに投影されている。

#### 【0004】

酸化ケイ素の薄いフィルムは、今日、数十年の間、シリコンベースの非常に大規模な集積（VLSI）補充金属－酸化物半導体（CMOS）におけるゲート誘電体のための基礎であった。産業がより進歩したデバイスに向かうにつれ、ゲート誘電体の厚みは各デザイン世代と共に低下するが、まもなく、極限と考えられるのに到達するであろう。いずれかの誘電性材料の物理的厚みが約5ないし15Å未満である場合、この誘電性バリアーを横切る直接量子トンネリングの結果、CMOSトランジスターを故障させる十分な電流（漏電）が生じる。製造用に現在開発されつつあり、近い将来市販されるCMOSはほぼこの臨界的厚みの酸化物フィルムを利用するであろう。酸化物のより薄いフィルムは、その組成または状態がどのようなものであっても、CMOS技術の将来の世代で用いることができない。フィルムの物理的厚みは、この近似量よりも大きく保たれなければならない。

#### 【0005】

新しい材料に対する研究は、窒化ケイ素（名目上の $\text{Si}_3\text{N}_4$ ）として知られている化合物を、より高い誘電定数を持つゲート誘電体で用いることができる事を示唆している。誘電体が酸化ケイ素以外である場合のCMOS構造において、ゲート／誘電体／シリコンの層スタックを金属／絶縁体／シリコンまたはMISという。 $\text{Si}_3\text{N}_4$ についての誘電定数（K）は、低周波数において、 $\text{SiO}_2$ についての約2.13と比べて約4.2である。薄い窒化ケイ素フィルムを製造するための装置および方法を開発するのに、かなりの努力が既に払われてきた。材料の品質は改良されたが、従来、貧弱な原子構造、不満足な化学量論（窒素の原子に対するケイ素原子の数の比）あるいは酸素または水素のごとき望まない不純物のいずれかによって危うくされたこの材料の品質を有することを回避するのは可能ではなかったようである。これはそのようなフィルムの導入を遅らせ、今日、物理的な厚みがやや増加しても、将来の世代においてCMOSデバイス性能について必要な利点がもたらされるであろうことはより明確ではない。

#### 【0006】

多くの種類の金属－酸化物化合物、主として遷移金属を利用するものは、潜在的に有用な誘電特性ならびにシリコンウェハーおよびVLSI CMOSデバイスを構築するのに必要な製造プロセスとの適合性を有している。その誘電定数の近似的大きさに従ってグループ分けすることができる、この適用のために現在評価されつつある広く種々の材料がある。いわゆる中程度-K材料は： $\text{Ta}_2\text{O}_5$ 、 $\text{CeO}_2$ 、 $\text{TiO}_2$ 、 $\text{ZrO}_2$ 、 $\text{HfO}_2$ および $(\text{Al}, \text{Zr})\text{O}_2$ を含む。 $(\text{Al}, \text{Zr})\text{O}_2$ は（金属合金におけるごとく） $\text{Al} - \text{Zr}$ 含有量の多くの比率でもって形成することができる。これらについては、該Kは-10ないし50の範囲であり、 $\text{ZrO}_2$ および $\text{HfO}_2$ についての28が典型的である。これらの後者は、50Åの物理的厚みにおいて、約10Åの効果的な（酸化物一様）厚みを持つ薄いフィルムMISキャパシターで機能するフィルムを供することが知られている。他の金属－酸化物化合物はかなり大きなKを持つ誘電体、いわゆる高誘電率（High-K）材料である。これらのうち、 $\text{BaTiO}_3$ 、 $\text{SrTiO}_3$ 、 $\text{PbTiO}_3$ 、 $\text{ZrTiO}_3$ および合金 $(\text{Ba}, \text{Sr})\text{TiO}_3$ および $(\text{Pb}, \text{Zr})\text{TiO}_3$ は、100を超えるKおよび単結晶では1000を超えるKを有することが知られている。フィルムの 30 40 50

蒸着および加工の困難性は、現在、これらの誘電体のCMOS技術への導入を制限する。

【0007】

最良の品質のシリコン上の酸化物誘電性フィルムは、環境酸素または酸素一含有ガスとシリコン表面との反応（いわゆる、加熱酸化）によって上昇した温度で成長する。より大きなKを持つ誘電体の全ては蒸着されなければならず、これによりいくつかの困難が発生する。これらの困難のうち1つは、これらの誘電体を構成する金属一酸化物化合物が、それ自体、界面における薄い層において、金属、ケイ素、および酸素の化合物を形成するシリコンと反応することである（H. Ono and K. -I. Koyanagi in “Formation of Silicon-Oxide Layers at the Interface Between Tantalum Oxide and Silicon Substrate”, Applied Physics Letters, Vol. 75, pp. 3521-3523 (1999年)）。これらの界面層は、しばしば、低下したKを持つ貧弱な品質の誘電体であり、幾分導電性であるか、あるいは高密度の電荷捕獲部位を有する。また、この層の認め得る厚みは、従って、CMOSデバイスにおけるキャパシターの総じての効果的な誘電効果を低下させ、よって、蒸着されたフィルムは必要なキャパシタンスを達成するためには厚みを減少させなければならず、これは、今度は、より高誘電率（Higher-K）のフィルム材料を用いる意図に反する。

【0008】

シリコン上の金属一酸化物誘電性フィルムについての1つのほとんど理想的な構成は、界面においてケイ素で終わるある適当な元素の単一原子層（すなわち、単層）を有することである。水素および窒素は、ケイ素末端化のための2つの知られた適当な元素である。フィルムでの被覆に先立って、シリコンウエハーは、痕跡量においてさえ酸素含有ガスと極端に反応性であることが知られている。この反応は、しばしばシリコン表面の天然酸化物と呼ばれる非常に薄い酸化物フィルムを形成するが、それは貧弱な誘導性質のものである。シリコンから酸化物をエッチングで除去し、後に水素の単層を残す（いわゆる表面の水素末端化（H-末端化））、HFを含む水溶液を用いる方法が知られている。Connellyら（米国特許第5,173,474号, Silicon Substrate Having an Epitaxial Superconducting Layer Thereon and Method of Making Same, (1992)）は、パルスレーザー蒸着（PLD）を含めた物理的一気相蒸着（PVD）の方法による薄いフィルム蒸着のためのプロセスに組み込むことができる方法を記載している。蒸着すべき材料のフラックスの開始直前に、蒸着系において400°Cを十分超えるまでシリコンウエハーを加熱すると、水素がシリコンから脱着し、チャンバー真空に移動する。かくして、フィルム蒸着の間に表面に水素は存在せず、その結果、蒸着の完了に際しては、水素は界面層として残存しない。この方法によって蒸着されたイットリアー安定化ジルコニア（YSZ）フィルムは、MISキャパシターで有用な誘電体を形成することが見出されている（E. Ajimine, et al., in “Electrical Characterization of Metal-Insulator Semiconductor Diodes Fabricated from Laser-Ablated  $\text{YBa}_2\text{Cu}_3\text{O}_{7-\delta}$ /Yttria-Stabilized Zirconia Films on Si Substrates”, Applied Physics Letters, Vol. 59, pp. 2889-2891 (1991年); and J. Qiao, et al. in “Thermally Activated Reversible Threshold Shifts in  $\text{YBa}_2\text{Cu}_3\text{O}_{7-\delta}$ /Yttria-Stabilized Zirconia/Si Capacitors”, Applied Physics Letters, Vol. 61, pp. 3184-3186 (1992年); and J. Qiao, et al. in “Determination of the Density of Trap States at  $\text{Y}_2\text{O}_3$ -Stabilized  $\text{ZrO}_2$ /Si Interface of  $\text{YBa}_2\text{Cu}_3\text{O}_{7-\delta}$ / $\text{Y}_2\text{O}_3$ -Stabilized  $\text{ZrO}_2$ /Si Capacitors”, Applied Phys 20 30 40 50

i c s L e t t e r s , V o l . 6 4 , p p . 1 7 3 2 - 1 7 3 4 ( 1 9 9 4 年 ) 参照)。

#### 【 0 0 0 9 】

窒素アニーリングが、シリコン上の多くのタイプの成長した酸化物誘電体の誘電性質に対して改良効果を有することは知られている ( H. Yang and G. Lucovsky, " I n t e g r a t i o n o f U l t r a t h i n ( 1 . 6 ~ 2 . 0 n m ) R P E C V D O x y n i t r i d e G a t e D i e l e c t r i c s i n t o D u a l P o l y - S i G a t e S u b m i c r o n C M O S F F T S " I E D M T e c h n i c a l D i g e s t , p p . 2 4 5 - 2 4 8 ( I E E E , 1 9 9 9 年 ) 参照)。NOまたはNH<sub>3</sub>ガスへの暴露による成長に先立ってのケイ素表面の窒化の結果、金属-酸化物誘電性フィルムの蒸着後に非常に薄い界面層が得られる ( H. F. Luan, et al., " H i g h Q u a l i t y T a<sub>2</sub>O<sub>5</sub> G a t e D i e l e c t r i c s w i t h T . . . < 1 0 Å " , I D E M T e c h n i c a l D i g e s t , p p . 1 4 1 - 1 4 4 ( I E E E , 1 9 9 9 年 ) 参照)。窒素-末端化層は、電荷-捕獲欠陥を減少させ、拡散バリアーとして作用して、上に存在する金属-酸化物フィルムの酸素がシリコンまで移動して降りて、そこで酸化ケイ素を形成するのを妨げる。

#### 【 0 0 1 0 】

引き続いて蒸着された薄い金属フィルムを持つ界面を改良するシリコンの水素末端化の方法は I. Kondo らによって記載されている ( in " E f f e c t s o f D i f f e r e n t P r e t r e a t m e n t s o n t h e S u r f a c e S t r u c t u r e o f S i l i c o n a n d t h e A d h e s i o n o f m e t a l f i l m s " , J o u r n a l o f V a c u u m S c i e n c e a n d T e c h n o l o g y , V o l . A 1 0 , p . 3 1 6 6 - 3 1 7 0 ( 1 9 9 2 年 ) ; in " I n t e r f a c e S t r u c t u r e a n d A d h e s i o n o f S p u t t e r e d M e t a l F i l m s o n S i l i c o n : T h e I n f l u e n c e o f S i S u r f a c e C o n d i t i o n " , J o u r n a l o f V a c u u m S c i e n c e a n d T e c h n o l o g y , V o l . A 1 1 , p . 3 1 9 - 3 2 4 ( 1 9 9 3 年 ) ) : by B. G. Demczyk et al. ( in " G r o w t h o f C u F i l m s o n H y d r o g e n T e r m i n a t e d S i ( 1 0 0 ) a n d S i ( 1 1 1 ) S u r f a c e s " J o u r n a l o f A p p l i e d P h y s i c s , V o l . 7 5 , p . 1 9 5 6 - 1 9 6 1 ( 1 9 9 4 年 ) ) ; by E. T. Krastev et al. ( in " S u r f a c e M o r p h o l o g y a n d E l e c t r i c C o n d u c t i v i t y o f E p i t a x i a l C u ( 1 0 0 ) F i l m s G r o w n o n H - T e r m i n a t e d S i ( 1 0 0 ) " , J o u r n a l o f A p p l i e d P h y s i c s , V o l . 7 9 , p . 6 8 6 5 - 6 8 7 1 ( 1 9 9 6 年 ) ) : and by H. Gong et al ( in " H i g h l y O r i e n t e d N i F e S o f t M a g n e t i c F i l m s o n S i S u b s t r a t e s " , J o u r n a l o f A p p l i e d P h y s i c s , V o l . 8 5 , p . 5 7 5 0 - 5 7 5 2 ( 1 9 9 9 年 ) ) 。

#### 【 0 0 1 1 】

そのような薄いフィルム蒸着に伴う過去の問題を克服する薄い誘電性フィルムを効果的に形成するのはかなり望ましい。

#### 【 0 0 1 2 】

従って、本発明の目的は、シリコンウェハー上に改良された薄い誘電性フィルムを蒸着する改良された方法を提供することにある。

#### 【 0 0 1 3 】

本発明のさらなる目的は、半導体および該半導体上の薄い誘電性フィルムの間の界面および界面層の制御を改良することにある。

#### 【 0 0 1 4 】

(発明の概要)

10

20

30

40

50

本発明の前記した目的ならびにさらなるおよび他の目的および利点は、以下に記載する本発明の種々の具体例によって達成される。

#### 【0015】

表面結合の停止によって天然酸化物が無くさなったシリコンウエハー上に薄いフィルムをガスークラスターイオンービーム蒸着する方法が開示される。本発明は薄いフィルムおよび単結晶ケイ素の間の界面を制御し、これはフィルム特性にとって臨界的であり、よってマイクロエレクトロニックおよびフォトニック適用においてそのようなフィルムの有用性を増大させる。シリコンの表面の水素末端化は、それを、フィルムを蒸着するのに用いたものごとき、酸素一含有環境ガス、真空系に残有するガスさえからの再酸化に対して不活性とする。窒素末端化は、上に存在する金属一酸化物の薄いフィルムを持つ界面を改良する。本発明は、末端化のためのエクスーサイチュおよびインーサイチュ方法双方を説明する。

#### 【0016】

フィルムー蒸着フラックスの開始に際して、水素の多くは表面から離れ、フィルムはシリコン結晶表面と親密に接触して形成され、ほとんど理想的な界面を形成する。凝縮したガスのナノ粒子またはクラスターから構成されるイオンビームを用いて、原子および分子イオンービーム蒸着で起こるイオン混合、インプランテーションおよび粗面化の既知の効果無くして、ナノ粒子衝撃エネルギーに由来する利点を有する薄いフィルムを蒸着することができる。蒸着および初期基材表面加工のこの組合せの利点は後に詳細に説明する。特に、本発明は、限定されるものではないが、二酸化ケイ素フィルムよりも高い誘電定数を持つ $Ta_2O_5$ 、 $CeO_2$ 、 $HfO_2$ 、 $TiO_2$ 、 $ZrO_2$ および $Al_xZr_{1-x}O_2$ のごとき金属一酸化物化合物の形成のために特に効果的である。

#### 【0017】

他のおよびさらなる本発明の目的と共に、本発明の理解を深めるために、添付の図面および詳細な説明を参照し、その範囲は添付の請求の範囲で指摘される。

#### 【0018】

##### (好みしい具体例の詳細な説明)

図1は先行技術で知られた形態のG C I B加工系100についての典型的な配置を示し、それは、G C I B援助蒸着を含めたG C I B加工を行う能力を有し、それは以下のとく説明することができる：真空容器102は3つの連絡するチャンバー、源チャンバー104、イオン化／加速チャンバー106、および加工チャンバー108に分割される。各々、真空ポンプ系146a、146bおよび146cによって、3つのチャンバーを、適当な操作圧まで排気する。シリンダー111に貯蔵された凝縮可能な源ガス112（例えば、アルゴンのごとき不活性ガスまたは $N_2$ のごとき反応性ガス）をガス計量バルブ113およびガス供給チューブ114を通じて淀みチャンバー116に入れ、適切な形状のノズル110を通じて実質的に低圧の真空に投入する。超音速ガスジェット118が得られる。ジェットにおける膨張に由来する冷却により、ガスジェット118の一部がクラスターに凝縮され、その各々は、数個ないし数千個の弱く結合した原子または分子よりなる。ガススキマー開口120は、部分的に、クラスタージェットからのクラスタージェットに凝縮していないガス分子を分離して、そのような高圧が有害である下流領域（例えば、イオナイザー122、高電圧電極126、およびプロセスチャンバー108）において圧力を最小化する。適当な凝縮可能な源ガス112は、必ずしも限定されるものではないが、アルゴン、窒素、二酸化炭素、酸素および他のガスを含む。

#### 【0019】

ガスクラスターを含有する超音速ガスジェット118が形成された後、クラスターはイオナイザー122においてイオン化される。該イオナイザー122は、典型的には、電子衝撃イオナイザーであり、これは、1以上の白熱フィラメント124から熱電子を生じさせ、電子を加速し、方向付けて、それをガスジェット118中のガスクラスターと衝突させ、ここに、ジェットはイオナイザー122を通過する。電子衝撃はクラスターから電子を飛び出させ、クラスターの一部を正にイオン化させる。適当にバイアスされた高電圧電極

10

20

30

40

50

126の組はイオナイザーからクラスターイオンを抽出し、ビームを形成し、次いで、それを所望のエネルギー（典型的には、1 keVないし数10 keV）まで加速し、それを集中させて、初期弾道154を有するG C I B 128を形成する。フィラメント電源136は電圧 $V_F$ を供して、イオナイザーフィラメント124を加熱する。陽極電源134は、電圧 $V_A$ を供して、フィラメント124から発せられた熱電子を加速し、それを、ガスジェット118を含有するクラスターに衝撃させ、イオンを生じさせる。抽出電源138は電圧 $V_E$ を供して、高電圧電極をバイアスさせ、イオナイザー122のイオン化領域から電子を抽出し、G C I B 128を形成する。加速器電源140は電圧 $V_{A\text{cc}}$ を供して、イオナイザー122に対して高電圧電極をバイアスし、その結果、 $V_{A\text{cc}}$ エレクトロンボルト(eV)と等しい合計G C I B 加速エネルギーが得られる。1以上のレンズ電源（例えば、142および144で示される）を設けて、電位（例えば、 $V_L$ 、および $V_{Lz}$ ）で高電圧電極をバイアスし、G C I B 128を集中させる。二対の直交向きの静電スキャンプレート130および132を利用して、望まれる加工領域を横切ったラスターまたは他のスキャンニングパターンを生じさせることができる。ビームスキャンニングを行う場合、ワークピース152の全表面をスキャンニングするために、G C I B 128をスキャンされたG C I B 148に変換する。

#### 【0020】

蒸発オープン156は、オープン電源166からの電力を受け取る電気加熱コイル158を有し、これは、室温ないし数100°Cの範囲の選択可能な温度の範囲にわたって蒸発オープン156の操作を行うように調整可能である。蒸発オープン156には、ワークピース152上に蒸着される蒸気となるべき気化可能な供給材料の電荷160を満たす。蒸着蒸気ブルーム162は、蒸発オープン156によって生じる。蒸発オープンは、蒸着蒸気ブルーム162がワークピース152に向けられるように配置される。

#### 【0021】

G C I B 加工によって加工されるべき半導体ウエハーまたは他のワークピースとなり得るワークピース152を、G C I B 148および蒸着蒸気ブルーム162の経路に設けられたワークピースホルダー150によって保持する。蒸着無しのG C I B 加工では、ワークピース152はスキャンされたG C I B 148によってのみ照射される。G C I B 援助蒸着では、ワークピース152は、スキャンされたG C I B 148および蒸着蒸気ブルーム162双方によって照射される。

#### 【0022】

薄い酸化物フィルムのG C I B 蒸着についての先行技術を、図2中の工程の系列として示す。図2のFig. Aは基材、例えば、当該ウエハー上に天然酸化物220を持つシリコンウエハー210の断面を示す。図2のFig. Bにおいては、クラスターイオン加工は、ウエハー210および天然酸化物フィルム220を衝撃する完全なG C I B 加工系（図示せず）の加工チャンバー250として示される。衝撃材料はクラスター240であり、これはフィルム230を基材表面に形成させる。その形成または蒸着は、ガスークラスター材料と基材表面との化学的反応、または、クラスターーガス材料と蒸発されたもしくはスパッターされた金属のごときビーム材料260のいずれかの他の源との反応によって起こり得る。図2のFig. Cにおいては、形成されたフィルム235は完全であり、今や、230よりも厚い。最後に、図2のFig. Dは基材上のフィルム235の使用を示し、ここに、公知の方法によって、金属または導電性フィルム270が頂部に形成される。ワイヤーおよび電圧計(V)を含めた外部電気回路280は、公知の技術に従って、平行プレートキャパシター(210、220、235および270)および荷電装置(280)を形成するように働く。

#### 【0023】

図3は、本発明の第1の方法による薄いフィルム形成のための工程の第1の系列を示す。図3のFig. Aにおいて、シリコンウエハー基材310は、H F、水およびエタノール等からなる化学湿潤溶液330に浸漬され、湿潤加工バット305に含有されて示される。この結果、天然酸化物がエッチングにより除去され、水素の単層320によって置き換

えられ、かくして、従来の方法によりシリコン表面が水素末端化される。

#### 【0024】

水中のフッ化水素酸（HF）の溶液は、シリコンウエハーから酸化物フィルムをエッチングするのに有用であることが知られている。というのは、このタイプの溶液中でのシリコンのエッチング速度は極端にゆっくりしているからである。もしウエハーが（典型的には、事前の洗浄手法により）汚染物を含まず、ウエハーがさらに水洗浄またはフラッシングのごとき他の溶液に暴露されないならば、HFエッチング後のシリコンの表面は、表面における水素の単層の結果として再酸化に対して極めて安定していることが知られている。約400°Cまでの加熱に際して、またはその表面へのフィルムの蒸着に際して、該水素はその表面から脱着し始める。後者の場合、蒸着物質の衝撃および関連するノックオフ衝突または化学的交感反応により、界面から水素が除去される。

10

#### 【0025】

本発明のこの第1の方法によると、湿潤酸／塩基溶液中の攻撃剤によってシリコンウエハー基材がまず洗浄され、次いで、HF溶液で処理される。好ましい湿潤洗浄は（RCA-Laboratoriesで最初に報告された）公知の「RCA」方法によって達成され、それによって、SC1、ピラニア、SC2および水のごとき一連の溶液をウエハーに適用する。ここに、SC1は、約70°Cまで加熱されたNH<sub>4</sub>OHおよびH<sub>2</sub>O<sub>2</sub>の水溶液である。SC2は、やはり約70°Cまで加熱されたHClおよびH<sub>2</sub>O<sub>2</sub>の水溶液である。ピラニアは、100または150°Cとかなり加熱することができるH<sub>2</sub>SO<sub>4</sub>およびH<sub>2</sub>O<sub>2</sub>よりなる酸エッチング溶液である。この基本的系列についての多くの変形が当該分野で知られており、これらの方法の多くは本発明における適用で適している。選択は、主として、ウエハーでの最初の汚染の程度およびタイプに依存する。

20

#### 【0026】

次に、この洗浄シリコンウエハー基材を、エッチングおよびH-末端化のためにHF溶液に浸漬させる。該溶液は単純にHFおよび水とすることができます、約1%ないし10%濃HFの割合であるか、または、さらなる成分を含む。（水のほとんどまたは全てを置き換える）エタノールまたはメタノールの添加は、特に酸化物が除去された後にシリコンの湿潤性を改良するのに助けとなり、NH<sub>4</sub>F（典型的には、1部の濃HF中の7部の40%NH<sub>4</sub>F）の添加は、溶液のpHを緩衝化する上で有用である。シリコン上の全ての天然酸化物を除去するのに必要な浸漬時間は、その酸化物の厚みに依存する。これは、典型的には、3ないし5nmであり、よって、10ないし15秒の浸漬で十分である。それをピペット等からシリコンウエハー基材上に分注することによってHF溶液を適用するのが好ましく、他方、ウエハーはウエハースピナー中で迅速に回転する。というのは、溶液中に浸漬して数秒後には、スピニング作用はウエハー表面を乾燥させるように十分働くからである。水のごときいずれかの液体でこのエッチングされた表面を洗浄しないか、またはそれを熱に暴露しないのは重要である。というのは、プロセスにおいてこの時点で、表面は水素単層を有するからである。

30

#### 【0027】

次に、シリコンウエハー基材310を加熱することができるワークピース加熱手段を有するGCB加工系のGCB加工チャンバー370に、このH-末端化シリコンウエハー基材310を設置する。そのようなGCB加工系は後に記載する。加工チャンバー370を10<sup>-7</sup>ミリバール以下の圧力まで排気する。この時点で、シリコンウエハー基材310を真空中で数分間にて約200ないし300°Cまで加熱して、基材表面に吸着されたいずれの水も脱着させる。この温度範囲において、水素は除去されない。脱着プロセスが完了に近づくにつれ、GCB加工チャンバー中の圧力を減少させるのが好ましく、10<sup>-8</sup>ないし10<sup>-9</sup>ミリバールの範囲の圧力が好ましい。

40

#### 【0028】

次に、シリコンと反応性である種、例えば、窒素のガスクラスターイオン360によって、H-末端化シリコンウエハー基材310を衝撃する。ガスクラスターイオン衝撃は、既にシリコンウエハー基材の表面を末端化している水素を除去し、フィルム、例えば窒

50

化ケイ素を形成する。図3のFig. Bは、G C I B装置370を用いてガスークラスターイオン360によって衝撃されつつある既にHー末端化されたシリコンウエハー基材310を示し、それにより、Hを除去し、基材上に直接的にフィルム350、例えば窒化ケイ素を形成する。ガスークラスターイオン衝撃の間、水素、酸素および水蒸気へのシリコン表面の暴露速度を蒸着の間は制限するように圧力は好ましくは10<sup>-9</sup>ミリバール以下にする。実質的に水素を含まない極端に薄い界面層340を形成することもできる。反応性ガスークラスターイオン衝撃の完了において、形成されたフィルム355はかなり厚いことが図3のFig. Cに示される。最後に、図3のFig. Dは、金属層380が従来の方法によってフィルム355の頂部表面に製造され、その構成が平行プレートキャパシターとして機能するように回路390が付着されることを示す。

10

## 【0029】

本発明の第2の方法によると、天然酸化物を持つシリコンウエハー基材は、ワークピース加熱能力を有するG C I B加工系で加工され、その系はある種のガスで順次操作されて、高品質の金属ー酸化物フィルムをシリコン上に形成する集合的効果を有する。まず、本発明の第一の方法につき既に記載したごとく、シリコンウエハー基材を洗浄し、公知の酸／塩基R C A方法でHー末端化する。次に、既に記載したごとく再度、ウエハーをG C I Bプロセスチャンバーに設置し、該チャンバーを排気し、基材を加熱していずれの水も脱着させる。アルゴンガスを用い、ガスークラスターイオンビームをまず試料に向か、暴露は、見積もられた天然ー酸化物の厚み+約10%過剰量に対応するS i O<sub>2</sub>の厚みだけエッティングにより除去するのに十分な短い時間に制限される。天然酸化物のエッティング速度は、シリコンウエハー上で高温炉中にて成長させたS i O<sub>2</sub>のキャリブレーションフィルムに対する一連の適時のアルゴンークラスター増加量によって見積もることができる。供与後、次いで、高分解能の測定顕微鏡でフィルムを観察して、既知量が適用された各領域につきエッティングの深さを測定する。

20

## 【0030】

天然ー酸化物のG C I B除去の後、G C I B源ガスをアルゴンから窒素に交換しウエハーを十分な時間暴露して、表面を窒素の少なくとも1つの単層に変換し(+約10%過剰量)、それにより、実質的に窒化シリコンフィルムを形成する。(必要な暴露時間は、テスト試料に対する既知の量増分によるキャリブレーション、統いての窒化物フィルムの厚み測定から見積もることができる。)次いで、G C I B源ガスを再度アルゴンに交換し、天然酸化物を除去すると見積もられた同一時間、表面をエッティングする。引き続いて、G C I B源ガスを窒素に戻し、ウエハーを窒素の少なくとも1つの単層に暴露する(+約10%過剰量)。暴露のアルゴンおよび窒素G C I B系列のさらなる反復を使用して、シリコン界面におけるいずれの残存痕跡量の酸素も除去することができる。

30

## 【0031】

図4は、本発明による薄いフィルム形成のための工程のこの第2の系列を示す。図4のFig. Aにおいて、シリコンウエハー基材410は、通常のG C I B装置440内でガスークラスターイオン430による衝撃を受けている天然酸化物フィルム420と共に示される。ここに、ガスは、それが天然酸化物フィルムとの化学反応を引き起こし、そのフィルムをスパッターエッティングにより除去するように選択される。この方法によって天然酸化物が全く除去された後、通常のG C I B装置440中でクラスターを形成するガスを、シリコンウエハー基材410と適切に反応するであろう、図4のFig. Bに示した第2の種470に交換する。極端に薄い界面層450を形成することができる。図4のFig. Cに示された、第2の種470への暴露の完了の時点では、形成されたフィルム465はかなり厚い。最後に、図4のFig. Dは、金属層480がフィルム465の頂部表面に製造され、その構成が平行プレートキャパシターとして機能するように回路490が付着されることを示す。

40

## 【0032】

本発明の第3の方法によると、特に金属ー酸化物化合物の薄いフィルム蒸着よりも先に、ある種の金属のうち1つのほぼ1つの単層がHー末端化シリコン上に蒸着するのが好まし

50

い。この目的のために最良に機能することが知られた金属は、高い酸素親和性を有するものであり、 $Zr$ 、 $Hf$ 、 $Mg$ 、 $Ti$ および $Y$ を含む。通常の蒸発オーブン源を用いることができるか、あるいは電子ビームエバポレーターがより迅速な蒸着のために働くであろう。この金属単層の蒸着は、全体的な機能と合致する最低基材温度にて最良であり、周囲室温が好ましい。

### 【0033】

金属界面層の形成に続き、ガスクラスターイオンビーム（G C I B）が開始され、試料を衝撃し始め、同時に、熱または電子ビーム蒸発源から金属が蒸着される。今や、その金属は、シリコン基材上の誘電性層として働くであろう金属一酸化物化合物フィルムのために意図された元素または複数元素でなければならない。G C I Bは、酸素ガス、または $N_2$ 、 $CO$ 、 $CO_2$ 、または $H_2O$ のごとき酸素を含有するいずれかの凝縮可能なガスから形成される。該ビームはクラスターのイオン化、高電圧を介しての加速、および直角またはほぼ直角での基材への入射によって形成される。加速電圧は、クラスターに含まれる分子当たり、平均して、数エレクトロンボルトないし数10エレクトロンボルトのエネルギーを有するように選択される。所望により、該ビームを基材前面の領域にわたって静電的にスキヤンして、暴露の均一性を改良することもできる。

### 【0034】

金属が意図した金属一酸化物化合物に十分に変換されるように、蒸着されつつある金属のフラックスに対して酸素の十分なフラックスを供するのが好ましい。十分なフラックスは、フィルム化合物中の金属に対する酸素の意図した原子一化学量論比がもたらされるものである。もし所望のフィルムが $ZrO_2$ であれば、ガス相から供給され、100%効率にて十分に反応した同等数の $Zr$ 原子および $O_2$ 分子が所望の化合物を生じるであろう。また、金属一酸化物フィルムを複数層にて、または、高品質様式にて蒸着させ、それにより、シリコン基材に最も近い第1の複数層が、シリコン界面でのシリコン一酸化物層の形成を妨げるのを助けることができる酸素の十分なフラックス未満にて形成することができる。酸素の高品質フラックスは、典型的には、十分に酸素付加されたフィルムに付き予測された原子比率にて25ないし50%酸素欠乏で開始する。

### 【0035】

金属一酸化物フィルムの蒸着の間、基材を加熱することができる。温度の選択は、結晶性の程度または不存在を含めた、蒸着フィルムの所望の形態によって支配される。一般に、室温蒸着の結果、アモルファスフィルムが得られ、より高い温度は部分的に結晶性の（多結晶）フィルムの形成を引き起こし、さらに高い温度では、ほぼ単結晶およびエピタキシャルフィルムをもたらす。CMOSゲート誘電体の次世代によく適合した金属一酸化物化合物の多くはアモルファスであり、十分に酸素化され、化学量論的であって、高温へ軽く加熱するのを許容すると予測される。より低い基材温度における蒸着の間のフィルムの酸素化学量論は、酸素一含有G C I Bの使用によって改良される。蒸着表面でのクラスターの衝撃に際して、ナノ粒子クラスターの運動エネルギーは非常に短いが非常に高い温度および圧力に変換され、これは酸素または酸素一含有分子を分解するように働く。これは、今度は、加熱された基材からの熱エネルギーの必要性なくして、意図して金属一酸化物化合物を形成するうえでクラスターをかなり効率的にする。加えて、当該分野においては、フィルム蒸着の間の低エネルギーイオン衝撃の結果、フィルム応力が減少し、従って、優れた特性がもたらされることが知られている。

### 【0036】

図5は、本発明の第3の方法による薄いフィルム形成のための工程の系列を示す。図5のFig. Aにおいて、シリコンウェハー基材510は、天然酸化物フィルムが図4のFig. Aに示された方法に従って既に除去された後に示される。通常のG C I B装置550中のガス形成クラスターは、蒸発されるかまたはスペッターされた金属のごときもう1つの源からの同時に蒸着された材料560と適切に反応し、薄いフィルム層530を形成するであろう（ガスクラスター）種540である。極端に薄い界面層520を形成することもできる。

## 【0037】

次に、Zr、Hf、Mg、TiおよびYを含めた、高い酸素親和性を持つ金属の少なくとも1つの単層をウエハー表面に蒸着させる。最後に、GCIB源ガスを酸素、または酸素を含有するいずれかの凝縮可能なガスに交換し、熱または電子ビーム蒸発源からの少なくとも1つの金属と同時に表面に衝撃される。本発明の第1の方法につき記載したごとくビームスキャンニングを用いることができ、十分な酸化が制御されなければならない。

## 【0038】

図5のFig. Bに示された暴露の完了の時点において、既に形成されたフィルム535はかなり厚い。再度、本発明の方法は、シリコン上の窒素界面層およびシリコン界面の再酸化なくして蒸着された金属-酸化物誘電性フィルムの形成を促進する。

10

## 【0039】

最後に、図5のFig. Cに示されるごとく、金属層570がフィルム535の頂部表面に製造され、その構成が平行プレートキャパシターとして機能するように回路580が付着される。

## 【0040】

図6は、先行技術で知られ、図1に示された形態と同様であるが、本発明の方法のいくつかの工程を実施するのに必要なごとくワークピースを加熱する手段の付加の改良を有するGCIB加工系600を示す。加熱されたワークピースホールダー602は、ワークピース602を加熱し、それにより、シリコンウエハー基材等であり得るワークピース152を加熱するための抵抗加熱エレメント(図示せず)を有する。電気ケーブル606は、ワークピースホールダー602の抵抗加熱エレメントをワークピースホールダー加熱電源604に接続する。ワークピースホールダー加熱電源は調整可能に操作できて、ワークピースホールダー602の抵抗加熱用の電流を供給する。電源604を作動させると、ワークピース152およびワークピースホールダー602が予め調整された温度まで加熱され、電源604が作動されないと、ワークピース152はワークピースホールダー602によって加熱されない。

20

## 【0041】

本発明を種々の具体例に関して説明してきたが、本発明では、添付の請求の範囲の精神および範囲内で広く種々のさらなるおよび他の具体例が可能であることは認識されるべきである。

30

## 【図面の簡単な説明】

【図1】図1は、先行技術のGCIB加工系の基本的エレメントを示す模式図である。

【図2】図2のFig. AないしDは、ガスクラスターイオンビームを使用することによって薄い酸化物フィルムを蒸着する先行技術の方法を示す系列である。

【図3】図3のFig. AないしDは、本発明の具体例による薄いフィルム形成を示す系列である。

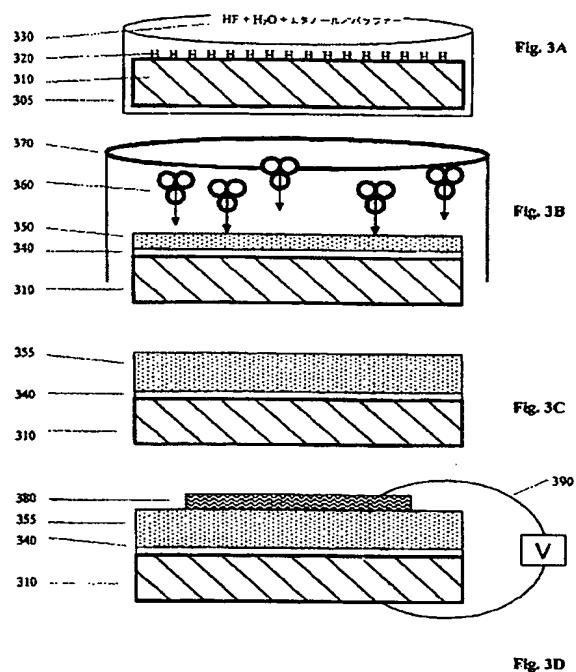
【図4】図4のFig. AないしDは、本発明の第2の具体例による薄いフィルム形成を示す系列である。

【図5】図5のFig. AないしDは、本発明の第3の具体例による薄いフィルム形成を示す系列である。

【図6】図6は、ワークピース加熱手段を持つGCIB加工系の基本的エレメントを示す模式図である。

40

## 【図3】



## 【国際公開パンフレット】

(12) INTERNATIONAL APPLICATION PUBLISHED UNDER THE PATENT COOPERATION TREATY (PCT)

(19) World Intellectual Property Organization  
International Bureau

INTERNATIONAL PATENT DOCUMENT

(43) International Publication Date  
8 November 2001 (08.11.2001)

PCT

(10) International Publication Number  
WO 01/84612 A1

(51) International Patent Classification: H01L 21/302, 21/461, 21/31, 21/469

(74) Agents: COHEN, Jerry et al.; Perkins, Smith &amp; Cohen, LLP, One Beacon Street, 30th Floor, Boston, MA 02108 (US).

(21) International Application Number: PCT/US01/04026

(81) Designated State (national): JP.

(22) International Filing Date: 8 February 2001 (08.02.2001)

(84) Designated States (regions): European patent (AT, BE, CH, CY, DE, DK, ES, FI, FR, GR, IE, IT, LU, MC, NL, PT, SE, TR).

(25) Filing Language:

English

(26) Publication Language:

English

Published:

— with International search report

(30) Priority Data:  
09/563,035 1 May 2000 (01.05.2000) US

For two-letter codes and other abbreviations, refer to the "Guidance Notes on Codes and Abbreviations" appearing at the beginning of each regular issue of the PCT Gazette.

(71) Applicant: EPION CORPORATION (US/US), 37 Manning Road, Billerica, MA 01821 (US).

(72) Inventor: FENNER, David, R.; Epion Corporation, 37 Manning Road, Billerica, MA 01821 (US).



WO 01/84612 A1

(54) Title: INTERFACE CONTROL FOR FILM DEPOSITION BY GAS-CLUSTER ION-BEAM PROCESSING

(57) Abstract: Methods are disclosed for gas-cluster ion-beam deposition of thin films on silicon wafers rendered free of native oxides by termination of the surface bonds and subsequent reactive deposition. Hydrogen termination of the surface of silicon renders it inert to oxidation from oxygen-containing environmental gases, even those found as residue in vacuum systems, such as those used to deposit films. Nitrogen termination improves the interface with overlying metal-oxide thin films. The film is formed in intimate contact with the silicon crystal surface forming a nearly ideal interface.

WO 01/04612

PCT/US01/04026

1  
INTERFACE CONTROL FOR FILM DEPOSITION BY  
GAS-CLUSTER ION-BEAM PROCESSING

## 5 BACKGROUND OF THE INVENTION

This invention relates generally to the formation of thin films, and, more particularly to the formation of thin dielectric films by gas-cluster ion-beam (GCIB) on surfaces 10 rendered free of native oxides to assure high quality interfacial layers and films.

The use of a GCIB for etching, cleaning, and smoothing of the surfaces of various materials is known in the art (See for example, US patent 5,814,194, Deguchi, et al.. "Substrate 15 Surface Treatment Method", 1998). Means for creation of and acceleration of such GCIBs are also described in the Deguchi reference. It is also known (US patent 5,459,326, Yamada, "Method for Surface Treatment with Extra-Low-Speed Ion Beam", 1995) that atoms in a cluster ion are not individually 20 energetic enough (on the order of a few electron volts) to significantly penetrate a surface to cause the residual subsurface damage typically associated with the other types of ion beam processing in which individual ions may have energies on the order of thousands of electron volts. Nevertheless, 25 the cluster ions themselves can be made sufficiently energetic (some thousands of electron volts), to effectively etch, smooth or clean surfaces as shown by Yamada & Matsuo (in "Cluster ion beam processing", Matl. Science in Semiconductor Processing I, (1998) pp 27-41).

30 The heart of high-density memory and microprocessor chips is a very thin film of an electrically insulating material formed on the surface of a silicon crystal wafer. This insulator, referred to as the gate dielectric, must sustain very high electric fields and serve efficiently as the key 35 component in the storage of electrical charge. A conductor film, not necessarily a true metal, must then be formed on top of the dielectric. Two basic types of microelectronic devices are fabricated from these so-called metal/insulator/silicon

WO 01/34612

PCT/US90/04626

2

(MIS) layered structures, namely bit storage or "memory", and logic transistors. An assembly of many bit-storage units on a single silicon wafer is used to fabricate dynamic random-access memory (DRAM) integrated circuits, while an assembly of 5 many logic transistors is used to fabricate microprocessors. As the chip industry moves toward smaller circuit elements packed more tightly on the chip, it is required that the area devoted to each charge-storage circuit on the chip be not only smaller but also store at least the same amount of charge.

10 Two approaches are possible, first the thickness of the gate dielectric film can be reduced and second the intrinsic storage ability of that insulator, called its dielectric constant, can be increased by choice of a new kind of material. Up until the present time, the chip industry has 15 used silicon oxide (nominally  $\text{SiO}_2$ , referred to as silica or just "oxide") as the dielectric and has succeeded in making each chip generation with thinner oxide films. When the insulator is this oxide, then the structures consisting of a conductor (metal or polysilicon) film, on an oxide film, in 20 turn on silicon, is the metal/oxide/silicon (MOS) structure employed as the basic building block unit of the vast majority of the semiconductor industry product. But the trend of continuing to reduce the thickness of the oxide film in the MOS is projected to run out of potential as it reaches basic 25 physical limits.

Silicon oxide thin films have been the basis for gate dielectrics in silicon-based very large scale integration (VLSI) complementary metal-oxide semiconductors (CMOS) for several decades now. As the industry moves toward more 30 advanced devices, the gate dielectric thickness is reduced with each design generation but will soon reach what is believed to be an ultimate limit. When the physical thickness of any dielectric material is less than about 5 to 15 Å, direct quantum tunneling across this dielectric barrier 35 results in sufficient current (leakage) as to cause the CMOS transistors to malfunction. CMOS now being developed for production manufacture and marketing in the near future, will utilize oxide films at about this critical thickness. Thinner

WO 01/84612

PCT/US01/04026

3

films of oxide cannot be used in future generations of CMOS technology, no matter what their composition or state of matter. The physical thickness of the film must be kept greater than this approximate amount.

5 Research into new materials has suggested that a compound known as silicon nitride (nominally  $\text{Si}_3\text{N}_4$ ) may be used for a gate dielectric with a higher dielectric constant. In a CMOS structure when the dielectric is other than silicon oxide, the layer stack of gate/dielectric/silicon is referred to as  
10 metal/insulator/silicon or MIS. The dielectric constant ( $K$ ) for  $\text{Si}_3\text{N}_4$  is about 4.2 compared with about 2.13 for  $\text{SiO}_2$ , at low frequencies. Considerable effort has already been expended on developing apparatus and methods to fabricate thin silicon nitride films. While material quality has improved, it  
15 appears that heretofore it has not been possible to avoid having the quality of this material compromised by either poor atomic structure, unsatisfactory stoichiometry (ratio of number of silicon atoms to those of nitrogen), or unwanted impurities such as oxygen or hydrogen. This has delayed the  
20 introduction of such films and now it is less clear that the modest increase in physical thickness will result in the necessary advantage for CMOS device performance in future generations.

Metal-oxide compounds of many kinds, mainly those  
25 utilizing transition metals, have potentially useful dielectric properties as well as compatibility with silicon wafers and the fabrication processes required to construct VLSI CMOS devices. There are a wide variety of materials being evaluated at present for this application, which can be  
30 grouped according to the approximate magnitude of their dielectric constant. So-called medium- $K$  materials include:  $\text{Ta}_2\text{O}_5$ ,  $\text{CeO}_2$ ,  $\text{TiO}_2$ ,  $\text{ZrO}_2$ ,  $\text{HfO}_2$ , and  $(\text{Al}, \text{Zr})\text{O}_x$ .  $(\text{Al}, \text{Zr})\text{O}_x$  can be formed with many ratios of Al to Zr content (as in a metal alloy). For these, the  $K$  ranges from ~10 to 50, with 28 for  
35  $\text{ZrO}_2$  and  $\text{HfO}_2$  being typical. These latter are known to provide films that at physical thickness of 50 Å function in thin-film MIS capacitors with effective (oxide-like) thickness of about 10 Å. Other metal-oxide compounds are dielectrics with much

WO 01/04612

PCT/US01/04026

4

larger  $\kappa$ , the so-called high- $\kappa$  materials. Among these BaTiO<sub>3</sub>, SrTiO<sub>3</sub>, PbTiO<sub>3</sub>, ZrTiO<sub>3</sub>, and the alloys (Ba,Sr)TiO<sub>3</sub> and (Pb,Zr)TiO<sub>3</sub>, are known to have  $\kappa$  in excess of 100 and in single crystals in excess of 1000. Film deposition and processing difficulties presently limit the introduction of these dielectrics into CMOS technology.

5 Oxide dielectric films on silicon of the best quality are grown at elevated temperature by reaction of environmental oxygen or oxygen-containing gasses with the silicon surface, i.e., so-called thermal oxidation. All of the dielectrics with larger  $\kappa$  must be deposited and this introduces several difficulties. One of these difficulties is that the metal-oxide compounds that compose these dielectrics will themselves react with the silicon forming compound of metal, silicon, and oxygen in a thin layer at the interface (H. Ono and K.-I. Koyanagi in "Formation of Silicon-Oxide Layers at the Interface Between Tantalum Oxide and Silicon Substrate", Applied Physics Letters, Vol. 75, pp. 3521-3523 (1999)). These interfacial layers often are poor quality dielectrics 10 with either reduced  $\kappa$ , are somewhat conducting or have a high density of charge trapping sites. Also, any appreciable thickness of this layer will then reduce the overall effective dielectric effect of the capacitor in the CMOS device and hence the deposited film must be reduced in thickness to 15 achieve the required capacitance, and this in turn counters the intent of using the higher- $\kappa$  film material.

One nearly ideal construction for metal-oxide dielectric films on silicon is to have a single atomic layer (i.e., a monolayer) of some suitable element terminating the silicon at 20 the interface. Hydrogen and nitrogen are two known suitable elements for silicon termination. Silicon wafers, prior to coverage with a film, are known to be extremely reactive with oxygen containing gasses, even in trace amounts. This reaction forms a very thin oxide film, often called a native 25 oxide on the silicon surface, but it is of poor dielectric quality. Methods are known to use aqueous solutions with HF that etch off oxides from silicon and leave behind a monolayer of hydrogen, so-called hydrogen termination (H-termination) of

WO 01/84612

PCT/US01/04026

5

the surface. Connell et al (US 5,173,474, Silicon Substrate Having an Epitaxial Superconducting Layer Thereon and Method of Making Same, (1992)) have described such a method that can be incorporated into the process for thin film deposition by 5 the methods of physical-vapor deposition (PVD) including pulsed-laser deposition (PLD). Heating the silicon wafer to well above 400 °C in the deposition system just prior to initiation of the flux of material to be deposited, causes the hydrogen to desorb from the silicon and to move into the 10 chamber vacuum. Thus, hydrogen is not present on the surface during the film deposition, and consequently, upon completion of the deposition, no hydrogen remains as an interfacial layer. Yttria-stabilized zirconia (YSZ) films deposited by this method were found to form dielectrics useful in MIS 15 capacitors (see S. Ajimine, et al. in "Electrical Characterization of Metal-Insulator Semiconductor Diodes Fabricated from Laser-Ablated  $\text{YBa}_2\text{Cu}_3\text{O}_7$ /Yttria-Stabilized Zirconia Films on Si Substrates", *Applied Physics Letters*, Vol. 59, pp. 2889-2891 (1991); and J. Qiao, et al. in 20 "Thermally Activated Reversible Threshold Shifts in  $\text{YBa}_2\text{Cu}_3\text{O}_7$ /Yttria-Stabilized Zirconia/Si Capacitors", *Applied Physics Letters*, Vol. 61, pp. 3184-3186 (1992); and J. Qiao, et al. in "Determination of the Density of Trap States at  $\text{Y}_2\text{O}_3$ -Stabilized  $\text{ZrO}_2$ /Si Interface of  $\text{YBa}_2\text{Cu}_3\text{O}_7$ / $\text{Y}_2\text{O}_3$ -Stabilized 25  $\text{ZrO}_2$ /Si Capacitors", *Applied Physics Letters*, Vol. 64, pp. 1732-1734 (1994)). It is known that nitrogen annealing has an improving effect on the dielectric quality of many types of grown oxide dielectrics on silicon (see H. Yang and G. Lucovsky, 30 "Integration of Ultrathin (1.6 - 2.0 nm) RPECVD Oxynitride Gate Dielectrics into Dual Poly-Si Gate Submicron CMOSFETs", *IEDM Technical Digest*, pp. 245-248 (IEEE, 1999)). Nitridation of the silicon surface prior to growth by exposure to NO or NH<sub>3</sub> gas results in a very thin interfacial layer after deposition 35 of metal-oxide dielectric films (see H.F. Luan, et al., "High Quality  $\text{Ta}_2\text{O}_5$  Gate Dielectrics with  $T_{\text{ox},\text{ec}} < 10 \text{ \AA}$ ", *IEDM Technical Digest*, pp. 141-144 (IEEE, 1999)). The nitrogen-termination

WO 01A84612

PCT/US01/04026

6

layer reduces the charge-trapping defects and acts as a diffusion barrier to prevent the oxygen of the overlying metal-oxide film from migrating down to the silicon where it would otherwise form a silicon oxide.

5 Methods of hydrogen termination of silicon that render improved interfaces with subsequently deposited thin, metal films have been described by I. Kondo et al. (in "Effects of Different Pretreatments on the Surface Structure of Silicon and the Adhesion of Metal Films", *Journal of Vacuum Science and Technology*, Vol. A10, p. 3166-3170 (1992); in "Interface Structure and Adhesion of Sputtered Metal Films on Silicon: The Influence of Si Surface Condition", *Journal of Vacuum Science and Technology*, Vol. A11, p. 319-324 (1993)); by B.G. Demczyk et al. (in "Growth of Cu Films on Hydrogen Terminated 10 Si(100) and Si(111) Surfaces", *Journal of Applied Physics*, Vol. 75, p. 1956-1961 (1994)); by E.T. Krastev et al. (in "Surface Morphology and Electric Conductivity of Epitaxial Cu(100) Films Grown on H-Terminated Si(100)", *Journal of Applied Physics*, Vol. 79, p. 6865-6871 (1996)); and by H. 15 Gong et al (in "Highly Oriented NiFe Soft Magnetic Films on Si Substrates", *Journal of Applied Physics*, Vol. 85, p. 5750-5752 (1999)).

It is highly desirable to effectively form thin dielectric films which overcome the past problems associated 20 with such thin film deposition.

It is therefore an object of this invention to provide improved methods for deposition of an improved thin dielectric film on silicon wafers.

It is a further object of this invention to improve 25 control of the interface and interfacial layer between a semiconductor and a thin dielectric film on the semiconductor.

#### SUMMARY OF THE INVENTION

30 The objects set forth above as well as further and other objects and advantages of the present invention are achieved by the various embodiments of the invention described hereinbelow.

WO 01/84612

PCT/US01/04026

7

Methods are disclosed for gas-cluster ion-beam deposition of thin films on silicon wafers rendered free of native oxides by termination of the surface bonds. The present invention controls the interface between deposited thin films and 5 monocrystalline silicon, which is critical to the film properties, and hence enhances the usefulness of such films in microelectronic and photonic applications. Hydrogen termination of the surface of silicon renders it inert to reoxidation from oxygen-containing environmental gasses, even 10 those found as residue in vacuum systems, such as those used to deposit films. Nitrogen termination improves the interface with overlying metal-oxide thin films. The present invention describes both ex-situ and in-situ methods for termination.

Upon initiation of the film-deposition flux, much of the 15 hydrogen is displaced from the surface and the film is formed in intimate contact with the silicon crystal surface forming a nearly ideal interface. Ion beams composed of nanoparticles or clusters of condensed gasses may be used to deposit thin films with advantages derived from the nanoparticle impact 20 energy but without the known effects of ion mixing, implantation and roughening which occur with atomic and molecular ion-beam deposition. Advantages of this combination of deposition and initial substrate surface processing are described in detail hereinbelow. In particular, this 25 invention is especially effective for, but not limited to, formation of metal-oxide compounds such as Ta<sub>2</sub>O<sub>5</sub>, CeO<sub>x</sub>, HfO<sub>2</sub>, TiO<sub>2</sub>, ZrO<sub>2</sub>, and Al<sub>2</sub>Zr<sub>1-x</sub>O<sub>5</sub> with higher dielectric constant than silicon dioxide films.

For a better understanding of the present invention, 30 together with other and further objects thereof, reference is made to the accompanying drawings and detailed description and its scope will be pointed out in the appended claims.

## BRIEF DESCRIPTION OF THE DRAWINGS

35

Figure 1 is a schematic showing the basic elements of a prior art GCIB processing system;

WO 01/84612

PCT/US01/04026

8

Figures 2A through 2D are a sequence showing a prior art method for deposition of thin oxide films by use of a gas-cluster ion beam;

Figures 3A through 3D are a sequence showing thin film formation according to an embodiment of the invention;

Figures 4A through 4D are a sequence showing thin film formation according to a second embodiment of the invention;

Figures 5A through 5D are a sequence showing thin film formation according to a third embodiment of the invention;

10 and

Figure 6 is a schematic showing the basic elements of a GCIB processing system with workpiece heating means.

DETAILED DESCRIPTION OF THE PREFERRED EMBODIMENTS

15

Figure 1 shows a typical configuration for a GCIB processing system 100 of a form known in prior art, which has capability to perform GCIB processing including GCIB assisted deposition, and which may be described as follows: a vacuum vessel 102 is divided into three communicating chambers, a source chamber 104, an ionization/acceleration chamber 106, and a processing chamber 108. The three chambers are evacuated to suitable operating pressures by vacuum pumping systems 146a, 146b, and 146c, respectively. A condensable 20 source gas 112 (for example an inert gas such as argon or a reactive gas such as N<sub>2</sub>) stored in a cylinder 111 is admitted under pressure through gas metering valve 113 and gas feed tube 114 into stagnation chamber 116 and is ejected into the substantially lower pressure vacuum through a properly shaped 25 nozzle 110. A supersonic gas jet 118 results. Cooling, which results from the expansion in the jet, causes a portion of the gas jet 118 to condense into clusters, each consisting of from several to several thousand weakly bound atoms or molecules. 30 A gas skimmer aperture 120 partially separates the gas molecules that have not condensed into a cluster jet from the cluster jet so as to minimize pressure in the downstream regions where such higher pressures would be detrimental 35 (e.g., ionizer 122, high voltage electrodes 126, and process

WO 01/84612

PCT/US01/04026

9

chamber 108). Suitable condensable source gases 112 include, but are not necessarily limited to argon, nitrogen, carbon dioxide, oxygen, and other gases.

After the supersonic gas jet 118 containing gas clusters has been formed, the clusters are ionized in an ionizer 122. The ionizer 122 is typically an electron impact ionizer that produces thermoelectrons from one or more incandescent filaments 124 and accelerates and directs the electrons causing them to collide with the gas clusters in the gas jet 118, where the jet passes through the ionizer 122. The electron impact ejects electrons from the clusters, causing a portion of the clusters to become positively ionized. A set of suitably biased high voltage electrodes 126 extracts the cluster ions from the ionizer, forming a beam, then accelerates them to a desired energy (typically from 1 keV to several tens of keV) and focuses them to form a GCIB 128 having an initial trajectory 154. Filament power supply 136 provides voltage  $V_f$  to heat the ionizer filament 124. Anode power supply 134 provides voltage  $V_a$  to accelerate thermoelectrons emitted from filament 124 to cause them to bombard the cluster containing gas jet 118 to produce ions. Extraction power supply 138 provides voltage  $V_e$  to bias a high voltage electrode to extract ions from the ionizing region of ionizer 122 and to form a GCIB 128. Accelerator power supply 140 provides voltage  $V_{Ae}$  to bias a high voltage electrode with respect to the ionizer 122 so as to result in a total GCIB acceleration energy equal to  $V_{Ae}$  electron volts (eV). One or more lens power supplies (142 and 144 shown for example) may be provided to bias high voltage electrodes with potentials ( $V_u$  and  $V_d$ , for example) to focus the GCIB 128. Two pairs of orthogonally oriented electrostatic scan plates 130 and 132 can be utilized to produce a raster or other scanning pattern across the desired processing area. When beam scanning is performed, the GCIB 128 is converted into a scanned GCIB 148, for scanning the entire surface of workpiece 152.

An evaporation oven 156 has an electrical heating coil 158 that receives electrical power from oven power supply 166, which is adjustable so as to permit operation of the

WO 01/84612

PCT/US01/04026

10

evaporation oven 156 over a range of selectable temperatures ranging from room temperature to several hundreds of °C. The evaporation oven 156 is filled with a charge 160 of vaporizable feed material that is to be vapor deposited on workpiece 152. Deposition vapor plume 162 is produced by evaporation oven 156. The evaporation oven is disposed so that the deposition vapor plume 162 is directed toward workpiece 152.

The workpiece 152, which may be a semiconductor wafer or other workpiece to be processed by GCIB processing, is held on a workpiece holder 150, disposed in the path of the GCIB 148 and deposition vapor plume 162. For GCIB processing without deposition, the workpiece 152 is irradiated only by scanned GCIB 148. For GCIB assisted deposition, the workpiece 152 is irradiated by both scanned GCIB 148 and deposition vapor plume 162.

The prior art for GCIB deposition of thin oxide films is illustrated as a sequence of steps in Figures 2A through 2D. The Figure 2A shows the cross-section of a substrate, for example a silicon wafer 210 with a native oxide 220 on the wafer. In Figure 2B, the cluster-ion processing is shown as a processing chamber 250 of a complete GCIB processing system (not shown) that bombards the wafer 210 and native oxide film 220. The bombarding materials are the clusters 240 and these cause a film 230 to form on the substrate surface. That formation or deposition may occur by chemical reaction of the gas-cluster material with the substrate surface, or a reaction of the cluster-gas material with any other source of beam material 260, such as evaporated or sputtered metal. In Figure 2C, the formed film 235 is complete and is now thicker than 230. Finally, Figure 2D shows use of the film 235 on the substrate wherein, by known methods, a metal or conducting film 270 is fabricated on top. An external electrical circuit 280 including wires and a voltmeter (V) serve to form a parallel-plate capacitor (210, 220, 235, and 270) and charging apparatus (280), according to known art.

Figures 3A through 3D shows a first sequence of steps for thin film formation according to a first method of this

WO 01/84612

PCT/US01/04026

11

invention. In Figure 3A, a silicon wafer substrate 310 is shown immersed in a wet-solution chemistry 330 made up of HF, water and ethanol or like, and contained in a wet processing vat 305. This results in the etching away of the native oxide 5 and replacement by a monolayer of hydrogen 320, thus hydrogen termination of the silicon surface, in a conventional way.

Solutions of hydrofluoric acid (HF) in water are known to be useful for etching oxide films from silicon wafers since the etch rate of silicon in this type of solution is extremely 10 slow. It is known that if the wafer is essentially free of contamination (typically by virtue of a previous cleaning procedure) and the wafer is not further exposed to other solutions such as a water washing or flushing, then the surface of the silicon after the HF etch is extremely stable 15 against reoxidation as a consequence of a monolayer of hydrogen at the surface. The hydrogen begins to desorb from that surface upon heating to about 400 °C or upon deposition of a film onto that surface. In the latter case, the impact of the deposition substance and associated knock-off collisions 20 or chemical exchange reactions will remove the hydrogen from the interface.

According to this first method of the present invention, silicon wafer substrates are first cleaned by aggressive agents in wet acid/base solutions and then treated with an HF 25 solution. The preferred wet cleaning is accomplished by the known 'RCA' method (first reported at RCA Laboratories) whereby a sequence of solutions is applied to the wafer, such as: SC1, piranha, SC2 and water. Here the SC1 is an aqueous solution of NH<sub>4</sub>OH and H<sub>2</sub>O<sub>2</sub>, heated to about 70 °C. The SC2 is an 30 aqueous solution of HCl and H<sub>2</sub>O<sub>2</sub>, also heated to about 70 °C. The piranha is an acid etch solution consisting of H<sub>2</sub>SO<sub>4</sub> and H<sub>2</sub>O<sub>2</sub>, which may be heated to as much as 100 or 150 °C. Many variations on this basic sequence are known in the art, and many of these methods are suitable for application in the 35 present invention. The choice depends primarily on the extent and type of contamination initially on the wafer.

Next this clean silicon wafer substrate is immersed in an HF solution for etching and H-termination. The solution may

WO 01/84612

PCT/US01/04026

12

be simply HF and water, in proportions of about 1% up to 10% concentrated HF, or with additional ingredients. Additions of ethanol or methanol (replacing most or all of the water) are helpful for improving the wetting of silicon, especially after the oxide is removed, and additions of NH<sub>4</sub>F (typically 7 parts 40% NH<sub>4</sub>F in 1 part concentrated HF) are useful for buffering the solution pH. Immersion time required to remove all the native oxide on silicon depends on the thickness of that oxide. This is typically 3 to 5 nm and hence 10 to 15 sec immersion is sufficient. It is preferred to apply the HF solution by dispensing it onto the silicon wafer substrate from a pipette, or the like, while the wafer is rapidly rotating in a wafer spinner, since the spinning action serves well to dry the wafer surface after a few seconds on immersion in the solution. It is important not to wash this etched surface with any liquid such as water or to expose it to heat, since at this point in the process the surface has the hydrogen monolayer.

This H-terminated silicon wafer substrate 310 is next mounted in a GCIB processing chamber 370 of a GCIB processing system having workpiece heating means capable of heating the silicon wafer substrate 310. Such a GCIB processing system is described hereinbelow. The processing chamber 370 is evacuated to a pressure of 10<sup>-7</sup> millibar or less. The silicon wafer substrate 310 is heated to about 200 to 300 °C. in the vacuum, for a few minutes at this point to desorb any water that is adsorbed on the substrate surface. In this temperature range the hydrogen is not removed. As the desorption process nears completion, it is preferable that the pressure in the GCIB processing chamber be decreased, and pressure in the range of 10<sup>-4</sup> to 10<sup>-7</sup> millibar is preferred.

Next the H-terminated silicon wafer substrate 310 is bombarded by gas-cluster ions 360 of a species that is reactive with the silicon, nitrogen for example. The gas-cluster ion bombardment removes the hydrogen that has previously terminated the silicon wafer substrate's surface and forms a film, silicon nitride, for example. Figure 3B shows the previously H-terminated silicon wafer substrate 310

WO 01/84612

PCT/US01/04024

13

being bombarded by gas-cluster ions 360 with a GCIB apparatus 370, thereby removing the H and forming a film 350, silicon nitride for example, directly on the substrate. During the gas-cluster ion bombardment, the pressure is preferably 10<sup>-3</sup> millibar or less so as to limit the exposure rate of the silicon surface to hydrogen, oxygen, and water vapor during deposition. An extremely thin, interfacial layer 340, which is substantially free of hydrogen, may be formed also. At the completion of the reactive gas-cluster ion bombardment, shown in Figure 3C, the film 355 that has been formed is much thicker. Finally, Figure 3D shows a metal layer 380 is fabricated by conventional methods onto the top surface of the film 355, and circuitry 390 is attached so that the construction functions as a parallel-plate capacitor.

According to a second method of this invention, silicon wafer substrates with native oxide are processed with a GCIB processing system having workpiece heating capability, and which system is operated in sequence with certain gases so as to have a collective effect of forming high quality, metal-oxide films on the silicon. First the silicon wafer substrate is cleaned and H-terminated with the known acid/base RCA methods, as described previously for the first method of this invention. Next the wafer is mounted into a GCIB process chamber, the chamber is evacuated and the substrate heated to desorb any water, again as described previously. The gas-cluster ion beam is initially directed onto the sample using argon gas and the exposure is limited to a brief period of time sufficient to etch away a thickness of SiO, corresponding to the estimated native-oxide thickness plus about a 10% overdose. The etch rate for the native oxide can be estimated by a series of timed and incremental argon-cluster doses to calibration films of SiO, grown in a high-temperature furnace on a silicon wafer. After dose, the films are then inspected with a measuring microscope of high resolution to determine the depth of the etch for each region where a known dose had been applied.

After GCIB removal of the native-oxide, the GCIB source gas is changed from argon to nitrogen and the wafer is exposed

WO 01/04612

PCT/US01/04026

14

for a period of time sufficient to convert the surface to at least one monolayer of nitrogen (plus about a 10% overdose), thereby forming essentially a silicon nitride film. (The required exposure time can be estimated from calibrations by way of known dose increments to test samples followed by nitride film thickness measurement.) Then the GCIB source gas is changed again to argon and the surface is etched for the same brief period of time that was estimated to remove the native oxide. Subsequently the GCIB source gas is returned to nitrogen and the wafer exposed to at least one monolayer of nitrogen (plus about a 10% overdose). Additional repetitions of the argon and nitrogen GCIB sequence of exposures may be employed to remove any residual traces of oxygen at the silicon interface.

Figures 4A through 4D shows this second sequence of steps for thin film formation according to this invention. In Figure 4A, the silicon wafer substrate 410 is shown with a native oxide film 420 undergoing bombardment by gas-cluster ions 430 within a conventional GCIB apparatus 440. Here the gas is selected to be such that it causes a chemical reaction with the native oxide film and in turn sputter etches that film away. After the native oxide has been entirely removed by this method, the gas forming clusters in conventional GCIB apparatus 440 is changed to a second species 470 shown in Figure 4B that will react appropriately with the silicon wafer substrate 410. An extremely thin interfacial layer 450 may be formed. At the completion of the exposure to second species 470, shown in Figure 4C, the film 465 that has been formed, is much thicker. Finally, Figure 4D shows that a metal layer 480 is fabricated onto the top surface of the film 465, and circuitry 490 is attached so that the construction functions as a parallel-plate capacitor.

According to a third method of this invention, it is preferable that thin-film deposition, especially of metal-oxide compounds be preceded by deposition of approximately one monolayer of one of certain metals onto the H-terminated silicon. Metals known to function best for this purpose are those with a high oxygen affinity, including Zr, Hf, Mg, Ti

WO 01/84612

PCT/US01/04026

15

and Y. A conventional evaporation oven source may be used or an electron-beam evaporator will serve for more rapid depositions. Deposition of this metal monolayer will be best at the lowest substrate temperature consistent with overall function, and ambient room temperature is preferred.

Following the formation of the metal interfacial layer, the gas-cluster ion beam (GCIB) is initiated and begins to bombard the sample simultaneously with the deposition of a metal from a thermal or an electron-beam evaporation source. That metal must now be the element or elements that are intended for the metal-oxide compound film that will serve as the dielectric layer on the silicon substrate. The GCIB is formed from oxygen gas or any condensable gas containing oxygen, such as NO, CO, CO<sub>2</sub>, or H<sub>2</sub>O. The beam is formed by ionization of the clusters, acceleration through a high voltage and incidence on the substrate at normal or near-normal angle. The acceleration voltage is chosen so that the cluster ion has an energy of a few to a few tens of electron volts, on average, per molecule contained in the cluster. Optionally the beam may be electrostatically scanned over the area of the substrate face to improve the uniformity of exposure.

It is preferred to provide a sufficient flux of oxygen relative to the flux of metal being deposited so that the metal is fully converted into the intended metal-oxide compound. A sufficient flux will be that which results in the intended atomic-stoichiometry ratio of oxygen to metal in the film compound. If the desired film is ZrO<sub>x</sub>, then equal numbers of Zr atoms and O, molecules supplied from the gas phase and fully reacted at 100% efficiency will yield the desired compound. Also, the metal-oxide film may be deposited in multiple layers or in a graded fashion whereby the first layers, those nearest to the silicon substrate, are formed with less than the full flux of oxygen which can assist with preventing the formation of a silicon-oxide layer at the silicon interface. The graded flux of oxygen typically begins at 25 to 50% oxygen deficiency in the atomic ratio expected for the fully oxygenated film.

WO 01/84612

PCT/US01/04026

16

During the deposition of the metal-oxide film, the substrate may be heated. The choice of temperature is governed by the desired morphology of the deposited film, including the extent of or absence of crystallinity.

5 Generally room temperature deposition results in amorphous films, higher temperatures will cause the formation of partially crystalline (polycrystalline) films and even higher temperatures in near single crystal and epitaxial films. Many of the metal-oxide compounds that are well suited for the next

10 generations of CMOS gate dielectrics are expected to be amorphous, fully oxygenated and stoichiometric, and tolerant of brief heating to high temperatures. Oxygen stoichiometry of the film during deposition at lower substrate temperatures is improved by the use of oxygen-containing GCIB. Upon impact

15 of the clusters with the deposition surface the kinetic energy of the nanoparticle cluster is converted into a very brief but very high temperature and pressure that serve to crack the oxygen or oxygen-containing molecules. This in turn renders the clusters highly effective in forming the metal-oxide

20 compound intended, without the need for thermal energy from a heated substrate. In addition it is known in the art that low-energy ion impact during film deposition will result in a reduction of film stress and hence superior properties.

Figures 5A through 5C show a sequence of steps for thin

25 film formation according to the third method of this invention. In Figure 5A, the silicon wafer substrate 510 is shown after a native oxide film has already been removed according to the method illustrated in Figure 4A. The gas forming clusters in the conventional GCIB apparatus 550 are a

30 (gas cluster) species 540 that will react appropriately with the simultaneously deposited material 560 from another source, such as evaporated or sputtered metal, and form the thin-film layer 530. An extremely thin interfacial layer 520 may be formed.

35 Next a monolayer of at least one of the metals with a high oxygen affinity, including Zr, Hf, Mg, Ti and Y, is deposited onto the wafer surface. Finally, the GCIB source gas is changed to oxygen, or any condensable gas containing

WO 01/84612

PCT/US01/04026

17

oxygen, and is bombarded onto the surface simultaneously with at least one metal from a thermal or electron-beam evaporation source. Beam scanning may be used and full oxidation must be controlled, as described for the first method of this

5 invention.

At the completion of the exposure, shown in Figure 5B, the film 535 that has been formed, is much thicker. Again, the methods of this invention facilitate formation of a nitrogen interfacial layer on the silicon and a metal-oxide dielectric

10 film deposited without reoxidation of the silicon interface.

Finally, as shown in Figure 5C, a metal layer 570 is fabricated onto the top surface of the film 535, and circuitry 580 is attached so that the construction functions as a parallel-plate capacitor.

15 Figure 6 shows a GCIB processing system 600 similar to the form known in prior art and shown in Figure 1, but which has the improvement of the addition of means to heat the workpiece as is required for practicing some steps of the method of the present invention. Heated workpiece holder 602 has a resistive heating element (not shown) for heating the workpiece holder 602 and thereby heating the workpiece 152, which may be a silicon wafer substrate or such. An electrical cable 606 connects the resistive heating element of workpiece holder 602 to workpiece holder heating power supply 604.

20 Workpiece holder heating power supply is adjustably operable to supply current for resistive heating of the workpiece holder 602. When power supply 604 is operated, the workpiece 152 and workpiece holder 602 are heated to a pre-adjusted temperature and when power supply 604 is not operated, the

25 workpiece 152 is not heated by workpiece holder 602.

30 Although the invention has been described with respect to various embodiments, it should be realized this invention is also capable of a wide variety of further and other embodiments within the spirit and scope of the appended claims.

35 What is claimed is:

WO 01/84612

PCT/US01/04026

18  
CLAIMS

1. A method for film deposition on a semiconductor, comprising the steps of:
  - 5 removing oxide from a surface of the semiconductor; terminating the surface of the semiconductor with hydrogen;
  - 10 placing the semiconductor in a vacuum environment; desorbing volatile materials from the surface of the semiconductor; and bombarding the surface of the semiconductor with gas-cluster ions in order to remove said hydrogen; and forming a film on the surface of the semiconductor.
- 15 2. The method of claim 1, wherein said oxide is in the form of an oxide film.
3. The method of claim 2, wherein said oxide film is a native oxide film.
- 20 4. The method of claim 1, wherein said removing step is performed with an HF solution.
5. The method of claim 1, wherein said hydrogen termination step is performed with an HF solution.
- 25 6. The method of claim 1, wherein said desorption is performed by heating the semiconductor.
- 30 7. The method of claim 6, wherein said heating takes place at a temperature between approximately 200 and 400 °C.
8. The method of claim 1, wherein the semiconductor comprises a silicon wafer.
- 35 9. The method of claim 1, wherein the gas-cluster ions are reactive.

WO 01/34612

PCT/US01/04026

19

10. The method of claim 1, wherein the film formed on the surface of the semiconductor comprises a dielectric film.
- 5 11. The method of claim 1, further comprising the step of depositing a metal film on said film on the surface of the semiconductor to form an MIS capacitor.
12. A method for film deposition on a semiconductor, comprising the steps of:
  - 10 placing the semiconductor in a vacuum environment;
  - desorbing volatile materials from a surface of the semiconductor;
  - removing oxide from the surface of the semiconductor;
  - 15 terminating the surface of the semiconductor; and forming a film on the surface of the semiconductor.
13. The method of claim 12, wherein removing said oxide is performed by bombarding said oxide with gas-cluster ions.
- 20 14. The method of claim 13, wherein said gas-cluster ions are inert.
15. The method of claim 14, wherein said inert gas-cluster ions comprise argon gas-cluster ions.
- 25 16. The method of claim 12, wherein said desorption is performed by heating the semiconductor.
- 30 17. The method of claim 16, wherein said heating takes place at a temperature between approximately 200 and 400 °C.
18. The method of claim 12, wherein the semiconductor comprises a silicon wafer.
- 35 19. The method of claim 12, wherein said terminating step is performed by bombarding the surface of the semiconductor with gas-cluster ions.

WO 01/84612

PCT/US01/04026

20

20. The method of claim 19, wherein said gas-cluster ions comprise nitrogen gas-cluster ions.
- 5 21. The method of claim 12, wherein the step of forming said film on the surface of the semiconductor is performed by bombarding the surface of the semiconductor with gas-cluster ions.
- 10 22. The method of claim 21, wherein said gas-cluster ions comprise nitrogen gas-cluster ions.
- 15 23. The method of claim 14, wherein said terminating step is performed by bombarding the surface of the semiconductor with nitrogen gas-cluster ions.
- 20 24. The method of claim 23, wherein the steps of removing the oxide and terminating the surface are repeated at least one additional time.
- 25 25. The method of claim 12, further comprising the step of depositing a metal film on said film on the surface of the semiconductor to form an MIS capacitor.
- 30 26. The method of claim 24, further comprising the step of depositing a metal film on said film on the surface of the semiconductor to form an MIS capacitor.
27. The method of claim 12, wherein the film formed on the surface of the semiconductor comprises a dielectric film.
- 35 28. A method for film deposition on a semiconductor, comprising the steps of:
  - placing the semiconductor in a vacuum environment;
  - desorbing volatile materials from a surface of the semiconductor;
  - removing oxide from the surface of the semiconductor;

WO 01/84612

PCT/US01/04026

21

and

forming a film on the surface of the semiconductor.

29. The method of claim 28, wherein removing said oxide is  
5 performed by bombarding said oxide with gas-cluster ions.

30. The method of claim 29, wherein said gas-cluster ions are  
inert.

10 31. The method of claim 28, wherein said desorption is  
performed by heating the semiconductor.

32. The method of claim 31, wherein said heating takes place  
at a temperature between approximately 200 and 400 °C.

15 33. The method of claim 28, wherein the semiconductor  
comprises a silicon wafer.

20 34. The method of claim 28, wherein the step of forming said  
film on the surface of the semiconductor is performed by  
bombarding the surface of the semiconductor with gas-  
cluster ions while substantially simultaneously depositing  
a preselected material.

25 35. The method of claim 34, wherein said preselected material  
is selected from a group consisting of the elements Zr,  
Hf, Mg, Ti, and Y.

30 36. The method of claim 34, wherein said gas-cluster ions are  
reactive.

37. The method of claim 34, wherein said preselected material  
is a vaporized metal.

35 38. The method of claim 28, further comprising the step of  
depositing a metal film on said film on the surface of the  
semiconductor to form an MIS capacitor.

WO 01/84612

PCT/US01/04026

22

39. The method of claim 28, wherein the film formed on the surface of the semiconductor comprises a dielectric film.

WO 01/84612

PCT/US01/04026

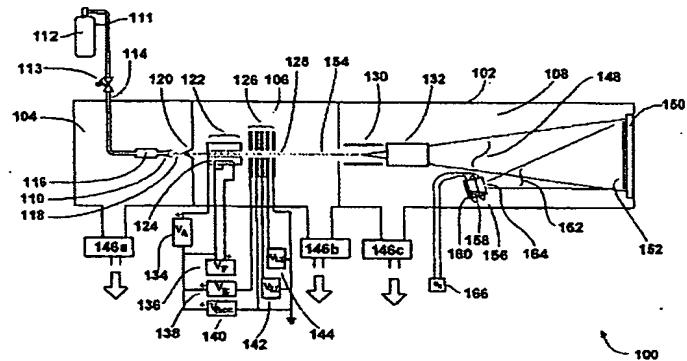
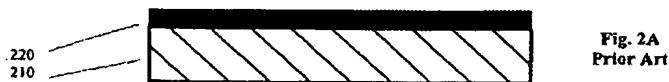
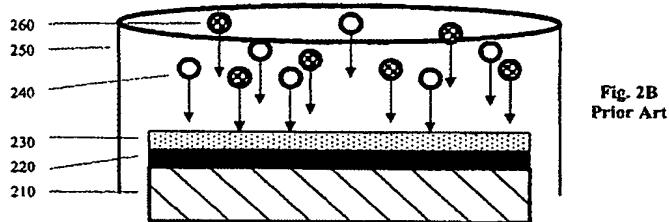
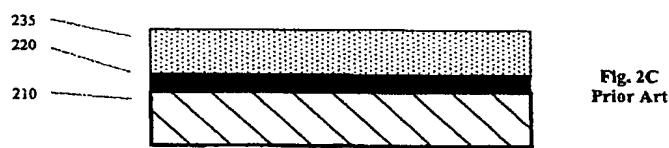
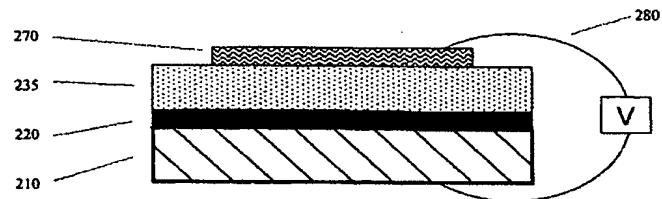


Figure 1. Prior Art

WO 01/84612

PCT/US01/04016

Fig. 2A  
Prior ArtFig. 2B  
Prior ArtFig. 2C  
Prior ArtFig. 2D  
Prior Art

WO 01/04612

PCT/US01/04026

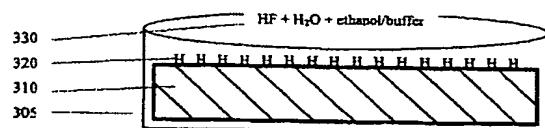


Fig. 3A

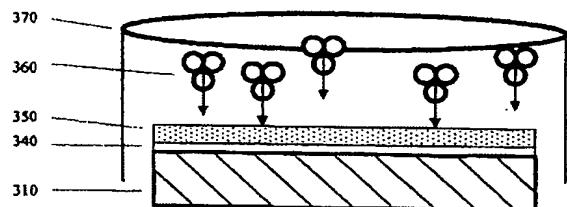


Fig. 3B

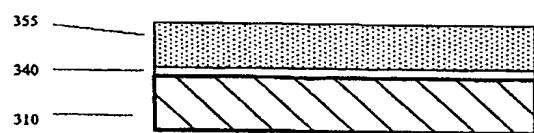


Fig. 3C

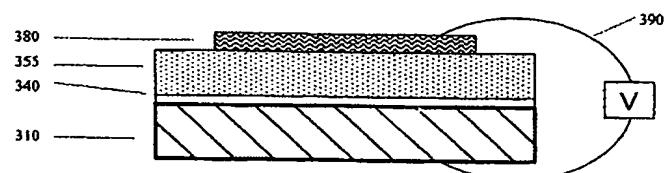
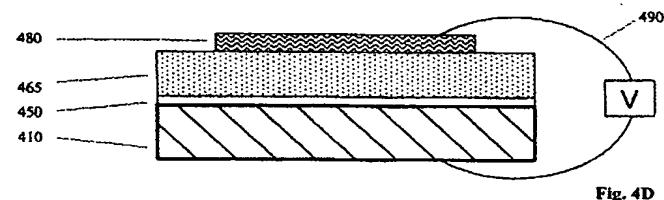
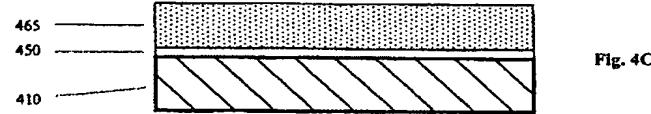
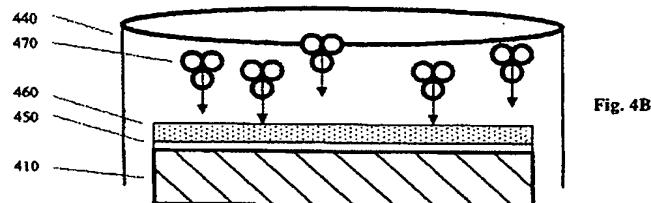
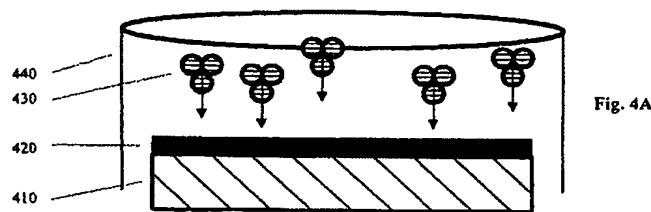


Fig. 3D

WO 01/84612

PCT/US01/04026



WO 01/04612

PCT/US01/04026

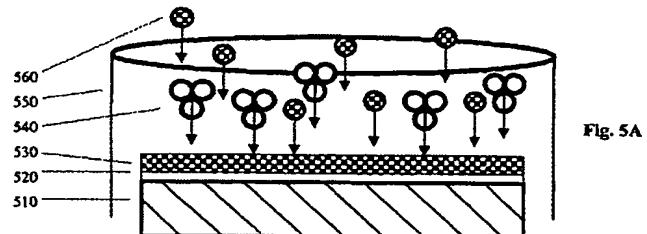


Fig. 5A

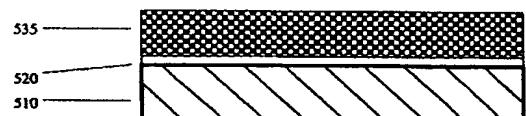


Fig. 5B

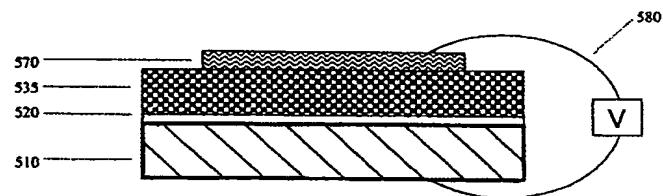


Fig. 5C

WO 01/84612

PCT/US01/04026

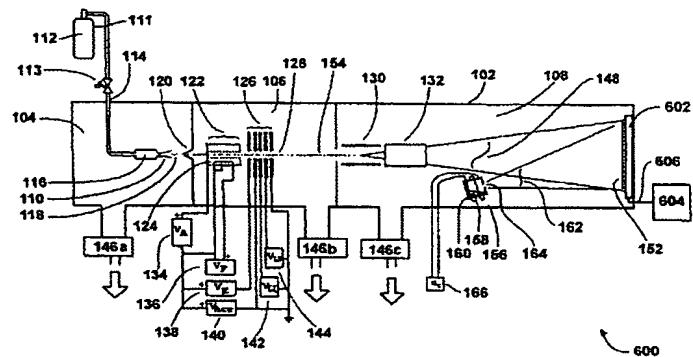


Figure 6.

## 【国際調査報告】

| INTERNATIONAL SEARCH REPORT   |  | International application No.<br>PCT/US01/04026 |
|---|--|---|
| <b>A. CLASSIFICATION OF SUBJECT MATTER</b>  |  |   |
| IPC(7) : H01L 21/302, 21/461, 21/31, 21/469<br>US CL : 433/719, 745, 753, 762, 765, 770, 775, 785, 787, 788, 791, 792, 806<br>According to International Patent Classification (IPC) or to both national classification and IPC   |  |   |
| <b>B. FIELDS SEARCHED</b>   |  |   |
| Minimum documentation searched (classification system followed by classification symbol)<br>U.S. : 433/719, 745, 753, 762, 765, 770, 775, 785, 787, 788, 791, 792, 806; 216/84, 89; 134/1, 1.1, 2, 1.3, 2   |  |   |
| Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched   |  |   |
| Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)<br>EAST  |  |   |
| <b>C. DOCUMENTS CONSIDERED TO BE RELEVANT</b>   |  |   |
| Category *  | Classification of document, with indication, where appropriate, of the relevant passages   | Relevant to claim No.                           |
| Y   | US 4,379,609 A (REDF et al.) 3 April 1985 (01.04.1985), ab., col. 1, line 55-60, col. 5, line 24-37, col. 6, line 40-60; col. 7, line 57-60  | 1-5, 8-15, 18-30, 33, 34, 36, 39                |
| Y   | US 5,170,263 A (HAWTHORPE et al.) 23 June 1998 (23.06.1998), ab., col. 2, line 33-37, line 54 - col. 3, line 15  | 6, 7, 16, 17, 31, 32                            |
| Y   | JP 08 27867 A (MAKOTO et al.) 21 May 1996 (21.05.1996), [0001], [0003], [0007]-[0008], [0012]-[0015], [0022], [0023]   | 1, 8-15, 18-30, 33, 34, 36                      |
| Y   | JP 06275543 A (YAMADA) 30 September 1994 (30.09.1994), ab., [0006], [0008]-[0010], [0021], [0022]  | 1, 8-15, 18-30, 33, 34, 36                      |
| Y   | WO 88/02790 AI (KNAUER) 21 April 1988 (21.04.1988), ab., pg. 4 - pg. 6, pg. 9, pg. 12  | 1, 8-15, 18-30, 33-39                           |
| Y   | Kondo et al., Interface Structure and Adhesion of Sputtered Metal Films on Silicon: the Influence of Si Surface Condition, American Vacuum Society, Mar/April 1993, pages 319-324. | 4, 1, 29, 30,                                   |
| Y   | Wolff et al., Keeping the RCA in Wet Chemistry Cleaning, Semiconductor International, June 1994, pages 85-88, 90   | 4, 5  |
| A   | Fessner et al., XPS Analysis of Y-Ba-Cu-O and Zr-O Thin Films and Interfaces with Silicon Substrate, Materials Research Society, 1990, Vol. 169, pages 1003-1008.                  | 35, 38  |
| <input checked="" type="checkbox"/> Further documents are listed in the continuation of Box C. <input type="checkbox"/>   |  | See patent family annex.                        |
| <p>* Special categories of cited documents:</p> <ul style="list-style-type: none"> <li>"A" documents defining the general state of the art which is not considered as being of particular relevance</li> <li>"B" earlier applications or patent published on or after the international filing date</li> <li>"C" documents which may prove useful as prior art objects or which is cited to establish the publication date of another citation or other special reasons (as specified)</li> <li>"D" documents referring to an oral disclosure, use, exhibition or other means</li> <li>"E" documents published prior to the international filing date but later than the priority date claimed</li> </ul> |  |   |
| Date of the actual completion of the international search   | Date of mailing of the International search report<br><b>13 JUN 2001</b>   |   |
| 29 May 2001 (29.05.2001)  | Authorized officer<br>Day Vu Doo <i>Day Vu Doo</i><br>Telephone No. 703-308-0451   |   |
| Name and mailing address of the ISA/US<br>Commissioner of Patents and Trademarks<br>100 E. PAULINA ST.<br>Washington, D.C. 20591<br>Facsimile No. (703) 305-3130  |  |   |

Form PCT/ISA/210 (second sheet) (July 1998)

| INTERNATIONAL SEARCH REPORT                          |   | International application No.<br>PCT/US01/04026 |
|--|---|---|
| C (Continuation) DOCUMENTS CONSIDERED TO BE RELEVANT |   |   |
| Category*  | Citation of document, with indication, where appropriate, of the relevant passages  | Relevant to claim No.                           |
| A  | Foster et al., Deposition and Characterization of Y-Ba-Cu-O Thin Films on Silicon Substrates: Interface Analysis, Elsevier Science Publishers B.V., 1987, pages 141-142   | 34, 35  |
| A  | Brie et al., Electrical Characterization of Metal Insulator-Semiconductor Diodes Fabricated from Laser-Aligned YBa <sub>2</sub> Cu <sub>3</sub> O <sub>7</sub> /yttria-stabilized zirconia films on Si Substrate, American Institute of Physics, November 1991, pages 2889-2891 | 34, 38  |

Form PCT/ISA/210 (continuation of second sheet) (July 1998)